

ELEKTROMAGNETISCHE VERTRÄGLICHKEIT, PRODUKTSICHERHEIT

EMV-gerechter Leiterplattenentwurf (On-Board EMC)

EMV-gerechtes Leiterplatten-Layout spart Zeit und Geld: Für Redesign und für Filterung und Schirmung. Eine EMV-Design-Checkliste ist nur der erste Schritt. Gezielte Messung auf der Leiterplatte und Simulation erlauben ein Design to Cost des Boards.

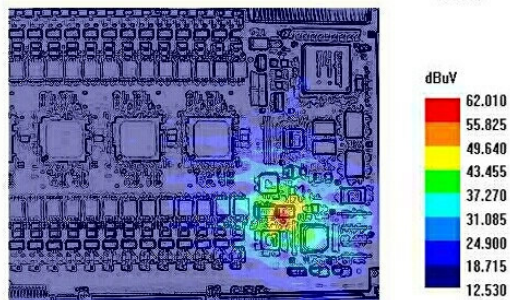
Design to Cost

- Vergleich der Effektivität verschiedener EMV-Maßnahmen
- Entwicklung kostengünstiger EMV-Maßnahmen

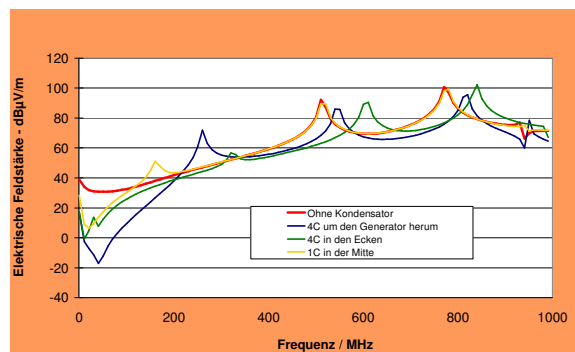
Layout – Optimierung

- Simulieren und Optimieren kritischer Koppelpfade
- Überprüfen und Optimieren des Massungskonzeptes
- Precompliance Messungen
 - Nahfeld – Flächenscan EMScan und Moving Probe
 - Messen der gestrahlten Emission in 3 m-Abstand
 - Strip-Line Emission und Störfestigkeitsmessungen
 - Störspannung
 - Power Ground Noise
 - Vergleich mit Vorläufern

Freq = 141.000MHz File: ST_SH20.EMF Date: Mon.Apr.26.12:58:21.2004
Title:



Nahfeld-Flächenscan des Magnetfeldes, $f=141$ MHz



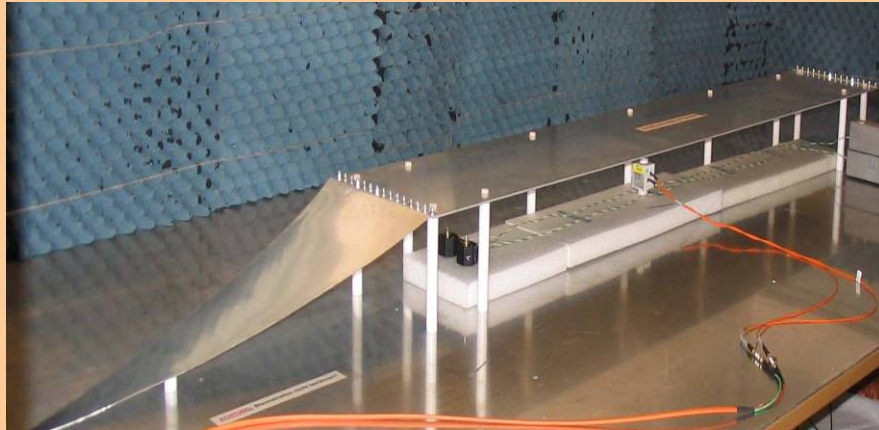
Parameterstudie zum Einfluss der Kondensatorplatzierung

SGS Germany GmbH
Center for Quality Engineering
Hofmannstraße 50
81379 München
Tel.: +49 89 / 787475-100
Fax: +49 89 / 1250406-4100
e-mail: cqe@sgs.com
internet: www.sgs-cqe.de

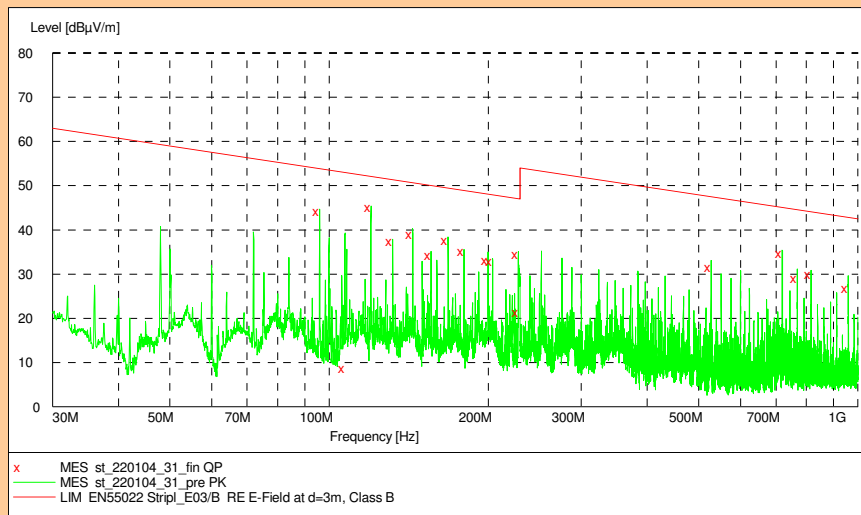
Kontakt: Armin Hudetz
Tel.: +49 89 / 787475-133

ELEKTROMAGNETISCHE VERTRÄGLICHKEIT, PRODUKTSICHERHEIT

EMV-gerechter Leiterplatten – Entwurf (On-Board EMC)



Strip-Line Immunity Test



Strip-Line Emissionsmessung